

# INTERNATIONAL STANDARD

# NORME INTERNATIONALE



---

**Test methods for electrical materials, printed boards and other interconnection structures and assemblies –  
Part 5-501: General test methods for materials and assemblies – Surface insulation resistance (SIR) testing of solder fluxes**

**Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles –  
Partie 5-501: Méthodes d'essai générales pour les matériaux et les ensembles –  
Essais de résistance d'isolement en surface (RIS) des flux de brasage**

INTERNATIONAL  
ELECTROTECHNICAL  
COMMISSION

COMMISSION  
ELECTROTECHNIQUE  
INTERNATIONALE

---

ICS 31.180

ISBN 978-2-8322-9289-1

**Warning! Make sure that you obtained this publication from an authorized distributor.  
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

## CONTENTS

|  |    |
|--|----|
| FOREWORD.....                                | 4  |
| 1 Scope.....                                 | 6  |
| 2 Normative references .....                 | 6  |
| 3 Terms and definitions .....                | 7  |
| 4 Equipment/Apparatus .....                  | 7  |
| 4.1 Measurement instrument.....              | 7  |
| 4.2 Resistor verification coupon .....       | 8  |
| 4.3 Damp heat chamber.....                   | 8  |
| 4.4 Additional apparatus .....               | 9  |
| 4.4.1 Ionic contamination test system .....  | 9  |
| 4.4.2 Drying oven .....                      | 9  |
| 4.4.3 Camera .....                           | 9  |
| 4.4.4 Backlight panel .....                  | 9  |
| 5 Test coupons.....                          | 9  |
| 5.1 General.....                             | 9  |
| 5.2 IEC TB144 (IPC B53) test coupon .....    | 9  |
| 5.3 Laminate.....                            | 10 |
| 5.4 Coupons for testing.....                 | 10 |
| 5.5 Chamber controls.....                    | 10 |
| 5.6 Blank process controls .....             | 11 |
| 5.7 Test conditions .....                    | 11 |
| 5.7.1 Fluxes not intended for cleaning ..... | 11 |
| 5.7.2 Fluxes intended for cleaning .....     | 11 |
| 5.8 Test duration.....                       | 11 |
| 5.9 Test voltage .....                       | 11 |
| 5.10 Connecting the test coupons .....       | 11 |
| 5.10.1 General .....                         | 11 |
| 5.10.2 Connector/test rack .....             | 11 |
| 5.10.3 Direct wiring .....                   | 12 |
| 5.11 Cable connection .....                  | 12 |
| 5.12 Coupon orientation in the chamber ..... | 12 |
| 6 Coupon preparation .....                   | 13 |
| 6.1 General.....                             | 13 |
| 6.2 Coupon cleaning.....                     | 13 |
| 6.3 Identification .....                     | 13 |
| 6.4 Inspection .....                         | 13 |
| 6.5 Storage.....                             | 13 |
| 6.6 No clean fluxes .....                    | 14 |
| 6.7 Cleanable type fluxes.....               | 14 |
| 6.8 Solder paste coupons .....               | 14 |
| 6.8.1 Coupon preparation .....               | 14 |
| 6.8.2 Cleaning of coupons .....              | 15 |
| 6.9 Preparation of coupons for chamber ..... | 15 |
| 7 Test procedure .....                       | 15 |
| 8 Measurements .....                         | 15 |
| 9 Evaluation .....                           | 15 |

10 Reporting..... 16

Annex A (informative) General advice for testing ..... 17

    A.1 Test coupons ..... 17

    A.2 Test coupon development ..... 17

    A.3 Sampling..... 17

        A.3.1 General ..... 17

        A.3.2 Coupon count ..... 17

        A.3.3 Sample sizes ..... 17

        A.3.4 Characterising materials ..... 17

        A.3.5 Characterising process(es) ..... 17

        A.3.6 Derived unit of SIR ..... 17

        A.3.7 Set-up parameters ..... 18

    A.4 Humidity ..... 18

    A.5 Voltage ..... 18

Bibliography..... 19

Figure 1 – SIR pattern ..... 6

Figure 2 – Example of a resistor verification coupon ..... 8

Figure 3 – IPC B53 Surface insulation resistance pattern..... 10

Figure 4 – Connector arrangement..... 12

Figure 5 – Specimen orientation in test chamber..... 12

Figure 6 – Coupon orientation in test chamber ..... 13

Table 1 – Coupons for surface insulation resistance (SIR) testing..... 14

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

**TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS  
AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –****Part 5-501: General test methods for materials and assemblies –  
Surface insulation resistance (SIR) testing of solder fluxes**

## FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

IEC 61189-5-501 has been prepared by IEC technical committee 91: Electronics assembly technology. It is an International Standard.

The text of this International Standard is based on the following documents:

|             |                  |
|-------------|------------------|
| Draft       | Report on voting |
| 91/1645/CDV | 91/1672/RVC      |

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

The language used for the development of this International Standard is English.

This document was drafted in accordance with ISO/IEC Directives, Part 2, and developed in accordance with ISO/IEC Directives, Part 1 and ISO/IEC Directives, IEC Supplement, available at [www.iec.ch/members\\_experts/refdocs](http://www.iec.ch/members_experts/refdocs). The main document types developed by IEC are described in greater detail at [www.iec.ch/standardsdev/publications](http://www.iec.ch/standardsdev/publications).

A list of all parts in the IEC 61189 series, published under the general title *Test methods for electrical materials, printed boards and other interconnection structures and assemblies*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

**IMPORTANT – The "colour inside" logo on the cover page of this document indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.**

# TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –

## Part 5-501: General test methods for materials and assemblies – Surface insulation resistance (SIR) testing of solder fluxes

### 1 Scope

This part of IEC 61189 is used to quantify the deleterious effects of flux residues on surface insulation resistance (SIR) in the presence of moisture.

Interdigitated comb patterns comprising long parallel electrodes on an IPC B53 standardized test coupon are used for the evaluation. Coupons are conditioned and measurements taken at a high temperature and humidity. The electrodes are electrically biased during conditioning to facilitate electrochemical reactions, as shown in Figure 1 and Figure 3.

Reference can be made to IEC TR 61189-5-506, which examines different geometry comb patterns: 400  $\mu\text{m}$  x 500  $\mu\text{m}$ ; 400  $\mu\text{m}$  x 200  $\mu\text{m}$ ; and 318  $\mu\text{m}$  x 318  $\mu\text{m}$ .

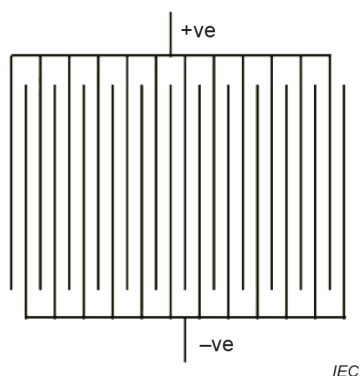


Figure 1 – SIR pattern

Specifically, this method is designed to simultaneously assess:

- leakage current caused by ionized water films and electrochemical degradation of test vehicle, (corrosion, dendritic growth);
- provide metrics that can appropriately be used for binary classification (e.g. go/no go; pass/fail);
- compare, rank or characterize materials and processes.

This test is carried out at high humidity and heat conditions.

### 2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60068-1:2013, *Environmental testing – Part 1: General and guidance*

IEC 60068-2-58, *Environmental testing – Part 2-58: Tests – Test Td: Test methods for solderability, resistance to dissolution of metallization and to soldering heat of surface mounting devices (SMD)*

IEC 60068-2-67, *Environmental testing – Part 2-67: Tests – Test Cy: Damp heat, steady state, accelerated test primarily intended for components*

IEC 60068-2-78, *Environmental testing – Part 2-78: Tests – Test Cab: Damp heat, steady state*

IEC 60194-2, *Printed boards design, manufacture and assembly – Vocabulary – Part 2: Common usage in electronic technologies as well as printed board and electronic assembly technologies*

IEC 61189-5-504, *Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 5-504: General test methods for materials and assemblies – Process ionic contamination testing (PICT)*

IEC TR 61189-5-506, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-506: General test methods for materials and assemblies – An intercomparison evaluation to implement the use of fine pitch test structures for surface insulation resistance (SIR) testing of solder fluxes in accordance with IEC 61189-5-501*

IEC 61190-1-3, *Attachment materials for electronic assembly – Part 1-3: Requirements for electronic grade solder alloys and fluxed and non-fluxed solid solder for electronic soldering applications*

IEC 61249-2-7, *Materials for printed boards and other interconnecting structures – Part 2-7: Reinforced base materials clad and unclad – Epoxide woven E-glass laminated sheet of defined flammability (vertical burning test), copper-clad*

## SOMMAIRE

|  |    |
|--|----|
| AVANT-PROPOS .....                                     | 22 |
| 1 Domaine d'application .....                          | 24 |
| 2 Références normatives .....                          | 24 |
| 3 Termes et définitions .....                          | 25 |
| 4 Matériel/appareillage .....                          | 25 |
| 4.1 Instrument de mesure .....                         | 25 |
| 4.2 Eprouvette de vérification de la résistance .....  | 26 |
| 4.3 Chambre de chaleur humide .....                    | 26 |
| 4.4 Appareillage supplémentaire .....                  | 27 |
| 4.4.1 Système d'essai de contamination ionique .....   | 27 |
| 4.4.2 Four de séchage .....                            | 27 |
| 4.4.3 Appareil photo .....                             | 27 |
| 4.4.4 Panneau de rétroéclairage .....                  | 27 |
| 5 Eprouvettes .....                                    | 27 |
| 5.1 Généralités .....                                  | 27 |
| 5.2 Eprouvette IEC TB-144 (IPC-B-53) .....             | 27 |
| 5.3 Stratifié .....                                    | 28 |
| 5.4 Eprouvettes pour essais .....                      | 28 |
| 5.5 Témoins de la chambre .....                        | 29 |
| 5.6 Blancs de processus .....                          | 29 |
| 5.7 Conditions d'essai .....                           | 29 |
| 5.7.1 Flux non destinés à être nettoyés .....          | 29 |
| 5.7.2 Flux destinés à être nettoyés .....              | 29 |
| 5.8 Durée de l'essai .....                             | 29 |
| 5.9 Tension d'essai .....                              | 29 |
| 5.10 Connexion des éprouvettes .....                   | 29 |
| 5.10.1 Généralités .....                               | 29 |
| 5.10.2 Connecteur/râtelier d'essai .....               | 30 |
| 5.10.3 Câblage direct .....                            | 30 |
| 5.11 Connexion des câbles .....                        | 30 |
| 5.12 Orientation des éprouvettes dans la chambre ..... | 31 |
| 6 Préparation des éprouvettes .....                    | 31 |
| 6.1 Généralités .....                                  | 31 |
| 6.2 Nettoyage des éprouvettes .....                    | 31 |
| 6.3 Identification .....                               | 32 |
| 6.4 Examen .....                                       | 32 |
| 6.5 Stockage .....                                     | 32 |
| 6.6 Flux non nettoyés .....                            | 32 |
| 6.7 Flux de type nettoyable .....                      | 32 |
| 6.8 Eprouvettes de pâte à braser .....                 | 33 |
| 6.8.1 Préparation des éprouvettes .....                | 33 |
| 6.8.2 Nettoyage des éprouvettes .....                  | 33 |
| 6.9 Préparation des éprouvettes pour la chambre .....  | 33 |
| 7 Procédure d'essai .....                              | 33 |
| 8 Mesurages .....                                      | 34 |
| 9 Evaluation .....                                     | 34 |



|   |    |
|---|----|
| 10 Rapport .....  | 34 |
| Annexe A (informative) Conseils généraux pour les essais .....                            | 35 |
| A.1 Epreuves .....  | 35 |
| A.2 Développement d'épreuves .....  | 35 |
| A.3 Echantillonnage .....   | 35 |
| A.3.1 Généralités .....   | 35 |
| A.3.2 Nombre d'échantillons .....   | 35 |
| A.3.3 Tailles d'échantillon .....   | 35 |
| A.3.4 Caractérisation de matériaux .....  | 35 |
| A.3.5 Caractérisation de processus.....   | 35 |
| A.3.6 Unité dérivée de RIS .....  | 35 |
| A.3.7 Paramètres de configuration .....   | 36 |
| A.4 Humidité .....  | 36 |
| A.5 Tension.....  | 36 |
| Bibliographie.....  | 37 |
| <br>  |    |
| Figure 1 – Impression RIS .....   | 24 |
| Figure 2 – Exemple d'éprouvette de vérification de la résistance .....                    | 26 |
| Figure 3 – Impression de résistance d'isolement en surface IPC-B-53 .....                 | 28 |
| Figure 4 – Disposition des connecteurs.....   | 30 |
| Figure 5 – Orientation des échantillons dans la chambre d'essai .....                     | 31 |
| Figure 6 – Orientation des éprouvettes dans la chambre d'essai.....                       | 31 |
| <br>  |    |
| Tableau 1 – Epreuves destinées aux essais de résistance d'isolement en surface (RIS)..... | 32 |

## COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES,  
LES CARTES IMPRIMÉES ET AUTRES STRUCTURES  
D'INTERCONNEXION ET ENSEMBLES –**

**Partie 5-501: Méthodes d'essai générales pour les matériaux et  
les ensembles – Essais de résistance d'isolement en surface (RIS)  
des flux de brasage**

**AVANT-PROPOS**

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments du présent document de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets.

L'IEC 61189-5-501 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques. Il s'agit d'une Norme internationale.

Le texte de cette Norme internationale est issu des documents suivants:

| Projet      | Rapport de vote |
|-------------|-----------------|
| 91/1645/CDV | 91/1672/RVC     |

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

La langue employée pour l'élaboration de cette Norme internationale est l'anglais.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2, il a été développé selon les Directives ISO/IEC, Partie 1 et les Directives ISO/IEC, Supplément IEC, disponibles sous [www.iec.ch/members\\_experts/refdocs](http://www.iec.ch/members_experts/refdocs). Les principaux types de documents développés par l'IEC sont décrits plus en détail sous [www.iec.ch/standardsdev/publications](http://www.iec.ch/standardsdev/publications).

Une liste de toutes les parties de la série IEC 61189, publiées sous le titre général *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous [webstore.iec.ch](http://webstore.iec.ch) dans les données relatives au document recherché. À cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

**IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.**

# MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES, LES CARTES IMPRIMÉES ET AUTRES STRUCTURES D'INTERCONNEXION ET ENSEMBLES –

## Partie 5-501: Méthodes d'essai générales pour les matériaux et les ensembles – Essais de résistance d'isolement en surface (RIS) des flux de brasage

### 1 Domaine d'application

La présente partie de l'IEC 61189 est utilisée pour quantifier les effets délétères des résidus de flux sur la résistance d'isolement en surface (RIS) en présence d'humidité.

Des impressions en peignes interdigités comprenant de longues électrodes parallèles sur une éprouvette normalisée IPC-B-53 sont utilisées pour l'évaluation. Les éprouvettes sont conditionnées et les mesurages réalisés à une température et une humidité élevées. Les électrodes sont polarisées électriquement pendant le conditionnement pour faciliter les réactions électrochimiques (voir Figure 1 et Figure 3).

Il est possible de se référer à l'IEC/TR 61189-5-506 qui a examiné différentes géométries d'impressions en peigne: 400  $\mu\text{m}$  x 500  $\mu\text{m}$ ; 400  $\mu\text{m}$  x 200  $\mu\text{m}$ ; et 318  $\mu\text{m}$  x 318  $\mu\text{m}$ .

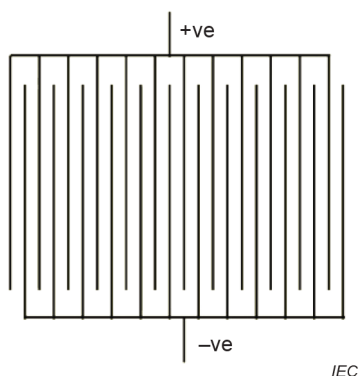


Figure 1 – Impression RIS

Cette méthode est notamment conçue pour, simultanément:

- évaluer le courant de fuite causé par des films d'eau ionisée et la dégradation électrochimique du véhicule d'essai (corrosion, croissance dendritique);
- fournir des métriques qui peuvent être utilisées de manière appropriée pour la classification binaire (par exemple tout ou rien; réussite/échec);
- comparer, classer ou caractériser les matériaux et les processus.

Cet essai est réalisé dans des conditions d'humidité et de chaleur élevées.

### 2 Références normatives

Les documents suivants cités dans le texte constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60068-1:2013, *Essais d'environnement – Partie 1: Généralités et lignes directrices*

IEC 60068-2-58, *Essais d'environnement – Partie 2-58: Essais – Essai Td: Méthodes d'essai de la soudabilité, résistance de la métallisation à la dissolution et résistance à la chaleur de brasage des composants pour montage en surface (CMS)*

IEC 60068-2-67, *Essais d'environnement – Partie 2-67: Essais – Essai Cy: Essai continu de chaleur humide, essai accéléré applicable en premier lieu aux composants*

IEC 60068-2-78, *Essais d'environnement – Partie 2-78: Essais – Essai Cab: Chaleur humide, essai continu*

IEC 60194-2, *Printed boards design, manufacture and assembly – Vocabulary – Part 2: Common usage in electronic technologies as well as printed board and electronic assembly technologies (disponible en anglais seulement)*

IEC 61189-5-504, *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 5-504: Méthodes d'essai générales pour les matériaux et les ensembles – Essai de contamination ionique des procédés (PICT)*

IEC TR 61189-5-506, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-506: General test methods for materials and assemblies – An intercomparison evaluation to implement the use of fine pitch test structures for surface insulation resistance (SIR) testing of solder fluxes in accordance with IEC 61189-5-501 (disponible en anglais seulement)*

IEC 61190-1-3, *Matériaux de fixation pour les assemblages électroniques – Partie 1-3: Exigences relatives aux alliages à braser de catégorie électronique et brasure solide fluxée et non-fluxée pour les applications de brasage électronique*

IEC 61249-2-7, *Matériaux pour circuits imprimés et autres structures d'interconnexion – Partie 2-7: Matériaux de base renforcés, plaqués et non plaqués – Feuille stratifiée tissée de verre E avec de la résine époxyde, d'inflammabilité définie (essai de combustion verticale), plaquée cuivre*